

SEMICONDUCTOR DEVICE AND MANUFACTURE THEREOF

Publication number: JP2000068401

Publication date: 2000-03-03

Inventor: OOUCHI NOBUHITO

Applicant: OKI ELECTRIC IND CO LTD

Classification:

- international: H01L23/12; H01L21/301; H01L21/56; H01L21/78;
H01L23/485; H01L23/12; H01L21/02; H01L21/70;
H01L23/48; (IPC1-7): H01L23/12; H01L21/301;
H01L21/56

- european: H01L21/78; H01L23/485B

Application number: JP19980231894 19980818

Priority number(s): JP19980231894 19980818

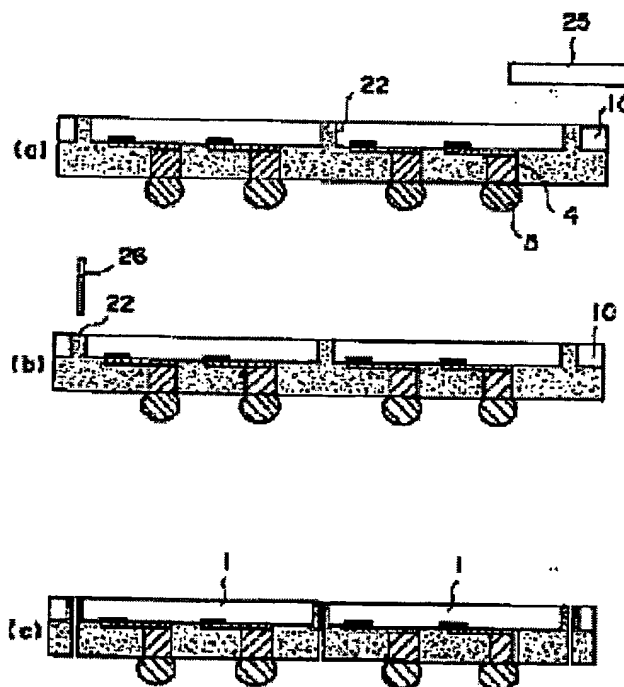
Also published as:

US 6107164 (A1)

Report a data error here

Abstract of JP2000068401

PROBLEM TO BE SOLVED: To surely divide a wafer into chips with exposed trenches serve as markers in dividing the wafer by covering the surface of a wafer with a resin after forming trenches into the wafer, and polishing until the trenches are exposed from the wafer back surface. **SOLUTION:** The surface of a wafer 10 is sealed with resin, the resin is hardened, and the resin surface is polished to expose posts 4, using a polishing blade. Using a polishing blade 25, the wafer 10 back surface is polished where the polished wafer thickness is about 300-400 μ m, for making the chip thickness of a finished device at 200-300 μ m. As a result, trenches 22 are fully exposed from the wafer back surface. Electrodes 5 of solder balls, etc., are formed on the surfaces of the exposed posts 4 in this condition. With the trenches 22 exposed on the wafer 10 back surface as markers, the wafer 10 is cut from the back surface, using a diamond blade 26, etc. Thus it can be easily and surely divided into chips.



Best Available Copy

Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-68401

(P2000-68401A)

(43) 公開日 平成12年3月3日(2000.3.3)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード(参考)
H 0 1 L 23/12		H 0 1 L 23/12	L 5 F 0 6 1
21/56		21/56	R
21/301		21/78	L
			Q

審査請求 未請求 請求項の数11 O L (全 5 頁)

(21) 出願番号 特願平10-231894

(22) 出願日 平成10年8月18日(1998.8.18)

(71) 出願人 000000295

沖電気工業株式会社

東京都港区虎ノ門1丁目7番12号

(72) 発明者 大内 伸仁

東京都港区虎ノ門1丁目7番12号 沖電気
工業株式会社内

(74) 代理人 100089093

弁理士 大西 健治

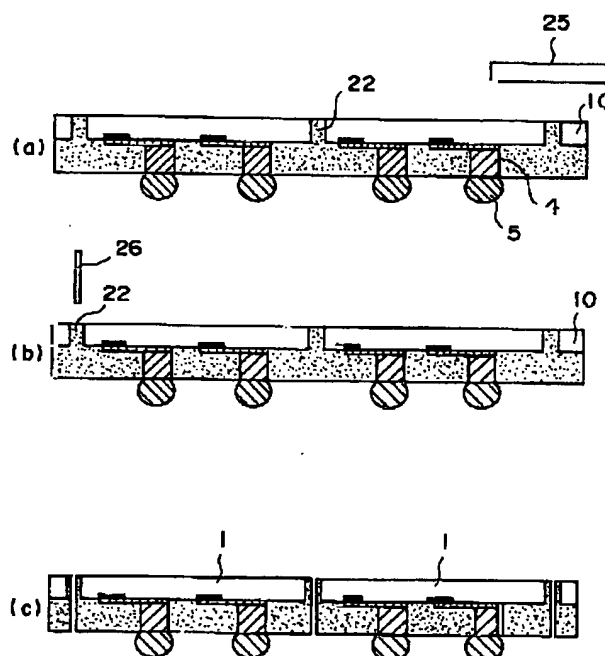
Fターム(参考) 5F061 AA01 BA07 CA21 CB04 CB12
CB13

(54) 【発明の名称】 半導体装置およびその製造方法

(57) 【要約】

【目的】 ウエハ状態で形成された複数の半導体素子を個片に分割する際に、容易にかつ確実に分割することのできる半導体装置の製造方法を提供する。

【構成】 ウエハ10のチップ領域上に突起電極4を形成し、これらチップ領域の境界領域に溝6を形成し、溝6の形成されたウエハ10の表面を樹脂で覆った後に、ウエハ10の裏面を研磨し、この裏面から溝を露出させる。その後、溝の露出している境界領域でウエハを分割する。



【特許請求の範囲】

【請求項1】 表面に複数の電極を有する半導体チップと、
前記表面上に形成され、一端が前記電極と接続される配線と、
前記配線の他端と接続された突起電極と、
前記突起電極の表面を露出させて前記半導体チップの表面を封止する封止樹脂と、
を有することを特徴とする半導体装置。

【請求項2】 前記樹脂から露出している前記突起電極の表面にボール電極が形成されていることを特徴とする請求項1項記載の半導体装置。

【請求項3】 前記樹脂から露出している前記突起電極の表面にメッキ層が形成されていることを特徴とする請求項1項記載の半導体装置。

【請求項4】 前記樹脂は、前記半導体チップの側面の少なくとも一部を覆っていることを特徴とする請求項1項記載の半導体装置。

【請求項5】 前記配線は、銅により形成されることを特徴とする請求項1項記載の半導体装置。

【請求項6】 前記突起電極は、銅により形成されることを特徴とする請求項1項記載の半導体装置。

【請求項7】 表面に複数のチップ領域を有するウエハの、前記チップ領域上に突起電極を形成する工程と、前記複数のチップ領域の境界領域に溝を形成する工程と、前記溝の形成された前記ウエハの表面を樹脂で覆う工程と、
前記ウエハの裏面を研磨し、この裏面から前記溝を露出させる工程と、
前記ウエハを前記境界領域で分割する工程と、
を有することを特徴とする半導体装置の製造方法。

【請求項8】 前記溝は、前記ウエハの厚さの半分よりも深く形成されることを特徴とする請求項7項記載の半導体装置の製造方法。

【請求項9】 前記溝は、前記ウエハの表面から形成することを特徴とする請求項7項記載の半導体装置の製造方法。

【請求項10】 前記ウエハを前記境界領域で分割する工程は、このウエハの裏面よりおこなうことを特徴とする請求項7項記載の半導体装置の製造方法。

【請求項11】 回路素子と、この回路素子に接続される電極と、この電極を露出して前記回路素子を覆う保護膜とからなる半導体素子とその表面に複数形成されたウエハの、前記保護膜上に一端が前記電極と接続されるメッキ配線を形成する工程と、
前記メッキ配線の他端に突起電極を形成する工程と、
前記複数の半導体素子間に溝を形成する工程と、
前記突起電極を含む前記ウエハ表面を樹脂にて封止する工程と、
前記ウエハを裏面から研磨し、前記溝を露出させる工程

と、
前記溝の露出しているウエハの前記裏面からこのウエハを切断する工程と、
を含むことを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、樹脂封止型半導体装置およびその製造方法、特に、ウエハ状態で封止をおこなう半導体装置とその製造方法に関するものである。

【0002】

【従来の技術】近年、携帯機器が急速に普及し、これに伴ってその中に搭載される樹脂封止型半導体装置も薄型、小型、軽量のものが要求されるようになっており、これらに対応するために数多くのものが提案されている。そのような技術として、半導体チップと同等のサイズに形成されたチップ・サイズ・パッケージ（以下CSPという）が開発されている。CSP形成方法の一例としては、まず、ウエハ状態で個々の素子領域の電極パッド上に突起電極を形成する。次に、この突起電極が形成されたウエハ全面を樹脂で封止し、樹脂が硬化後、この樹脂を突起電極が露出するまで研磨する。その後、個々のチップに分割するという工程で形成する方法がある。このような技術を開示している文献の例としては、特開平10-50772号公報に開示される技術がある。

【0003】

【発明が解決しようとする課題】しかしながら、従来のCSPの形成方法では、個片に分割する際に、ダイシングラインが樹脂にて覆われているため、ダイシングの位置が認識しにくいという問題点がある。

【0004】

【課題を解決するための手段】表面に複数のチップ領域が形成されているウエハの、チップ領域上に突起電極を形成し、この複数のチップ領域の境界領域に溝を形成する。その後、この溝の形成された前記ウエハの表面を樹脂で覆い、ウエハの裏面を研磨し、この裏面に溝を露出させる。次に、この露出した溝部分でウエハを個片に分割する。

【0005】

【発明の実施の形態】以下、図面を参照して本発明の実施例を詳細に説明する。まず、図1を用いて、本願発明により得られる半導体装置の構造を説明する。図1において、半導体チップ1上にはアルミ電極2が形成されている。このアルミ電極2は、導電層、例えば銅の配線3により、導電性の突起電極、例えば銅のポスト4と接続されている。また、このアルミ電極2は、半導体チップ1上に形成された図示しない集積回路と接続されている。このアルミ電極は、図示しない保護膜である例えば窒化膜などの素子領域を保護する保護膜に形成された開口部から露出している。配線3およびポスト4は、この保護膜上に形成されている。ポスト4の表面にはそれぞれ

れはんだボールなどの金属電極5が形成されている。

【0006】以下、図1に示される半導体装置の製造方法について説明する。まず、図2(a)～(d)を用いて、ウエハ10上にポスト4を形成する工程を説明する。図2(a)に示すように、電極2およびパッシベーション膜11の形成されたウエハ10上に、この電極2上に開口部12を有する、例えばポリイミドなどからなる層間膜13を形成する。次に、図2(b)に示すように、ウエハ全面上にメッキ電極14を形成する。メッキ電極としては、例えばチタン14a、銅14bを順次スパッタ形成する。このメッキ電極14上にレジスト15を形成し、レジスト15の配線3に対応する領域を除去する。図2(c)に示すようにレジストの除去された領域に厚さ5 μm 程度の銅からなる配線3を電解メッキにより形成する。配線3は5 μm 程度の幅で形成する。このレジストを除去した後に、この配線3の形成されたウエハ10全面上に、厚さ100 μm 程度のフィルム状のレジスト16を貼付け、再配線3と接続する位置に開口部を形成する。図2(d)に示すように、この開口部に電解メッキにより直径200～250 μm 程度、厚さ100～150 μm 程度の銅のポスト4を形成する。ポスト4を形成後、フィルム状のレジスト16を取り除く。

【0007】以下図3(a)～(d)、図4(a)～(c)を用いて、ポスト4の形成されたウエハを樹脂封止し、個片に分割するまでの工程を説明する。図3

(a)は、図2(d)における工程の後、フィルム状のレジスト16を除去したものである。この図3(a)では、図2(d)におけるパッシベーション膜11、保護膜13、メッキ電極14は図面から省略し、電極2、配線3、ポスト4のみを開示している。このようなポスト4の形成されたウエハ10を、図3(b)に示すように、各半導体素子間を例えばダイヤモンドブレードなどの刃21で削り、溝22を形成する。刃21の厚さは35 μm 程度のものを用い、溝22の幅を例えば35 μm 程度とする。この溝22の深さとしては、ウエハ10の厚さの半分より深く、好ましくはウエハ10の深さの2/3程度の深さとする。深くしすぎると、この状態で個片に分割されてしまい、また、深さが足りないと、樹脂封止時の樹脂収縮により溝部にクラックが入ってしまうおそれがある。例えば、ウエハ10の厚さが600 μm とすれば、溝の深さは400 μm 程度とすることが好ましい。

【0008】次に、図3(c)に示すように、樹脂23にてウエハ10表面を封止する。この樹脂23は、ポスト4を50 μm 程度覆う厚さ、例えば、150 μm 程度の厚さに形成する。

【0009】ウエハ10表面を樹脂23にて封止し、この樹脂23を硬化させた後、図3(d)に示すように、研磨刃24を用いて樹脂23の表面を研磨し、ポスト4を露出させる。ポスト4上には、樹脂が50 μm 程度形

成されており、ポスト4を完全に露出させるためには、樹脂を60～70 μm 程度研磨するとよい。

【0010】その後、図4(a)に示すように、研磨刃25を用いてウエハ10の裏面を研磨する。この際に、完成デバイスのチップの厚さを200～300 μm とするために、研磨する厚さは300～400 μm 程度とする。これにより溝22がウエハ10の裏面から完全に露出する。この状態で、露出しているポスト4の表面にはんだボールなどの金属電極5を形成する。

【0011】ウエハ10の裏面に露出している溝22を目印にして、ダイヤモンドブレードなどの刃26を用いてウエハ10を裏面から切断する。この刃26は、図3(b)に示される工程で用いた刃21よりも薄く、例えば25 μm 程度のものを用いる。これにより、図4(c)に示すような個々のチップ1の側面が樹脂で封止された半導体装置を得ることができる。

【0012】図3(c)に示される工程では、溝22内に樹脂23を充填させたが、この樹脂として、例えば粘度の高い樹脂を使用し、溝22内に樹脂が残らないようにウエハ10の表面を封止してもよい。さらに、この樹脂が硬化した後にウエハ10の裏面を研磨し、溝22を露出させると、各チップはその表面が樹脂に接している状態で個片に分割される。この場合は、溝内に樹脂が充填されないため、樹脂の収縮による樹脂封止後のウエハの反りが低減される。このように、溝22内に樹脂が充填されないように樹脂封止した後に個片に分割した場合、図5に示すようにチップ1の側面が露出している半導体装置が得られる。

【0013】また、図4(a)に示す工程で、金属電極5をポスト4上に形成せずにウエハ10を個片に分割してもよい。この場合は、図6に示すように、ポスト4の露出している表面の腐食を防止するために、ポスト4上にニッケルと金の積層膜13を無電解メッキにより形成することにより、金属電極のないタイプの半導体装置が得られる。このようなタイプの半導体装置は、実装される基板上に形成されたはんだなどの上にポスト4をあわせることにより、基板上に実装することが可能である。

【0014】また、この第1の実施形態では、図3

(d)および図4(a)に示されるように、ウエハ10の表面上に形成した樹脂23を研磨してポスト4を露出させた後にウエハ10の裏面を研磨し、溝22をウエハ10の裏面から露出させたが、この順番を変えてもよい。すなわち、先にウエハ10の裏面を研磨し、溝22をウエハ10の裏面から露出させ、その後、樹脂23を研磨してポスト4を露出させてもよい。このようにすると、樹脂23を研磨する時には、既にウエハ10は個片のチップに分割された状態であるため、ウエハと樹脂との収縮応力の差によるウエハの反りを低減することが可能である。

【0015】

【発明の効果】本発明に係る半導体装置によれば、ウエハに溝を形成した後に、このウエハ表面を樹脂で覆い、ウエハ裏面から溝が露出するまで研磨するようにしたので、ウエハを個片に分割する際に、裏面から露出している溝を目印とすることができ、確実に個片に分割することが可能となる。

【図面の簡単な説明】

【図1】本発明の第1の実施形態を示す図である。

【図2】本発明の第1の実施形態における製造工程を説明する図である。

【図3】本発明の第1の実施形態における製造工程を説明する図である。

【図4】本発明の第1の実施形態における製造工程を説明する図である。

【図5】本発明の第1の実施形態の変形例を示す図であ

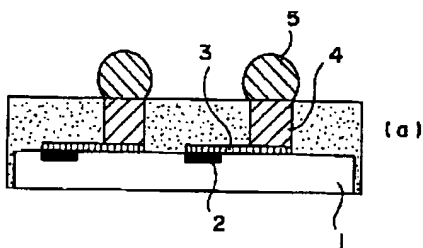
る。

【図6】本発明の第1の実施形態の変形例を示す図である。

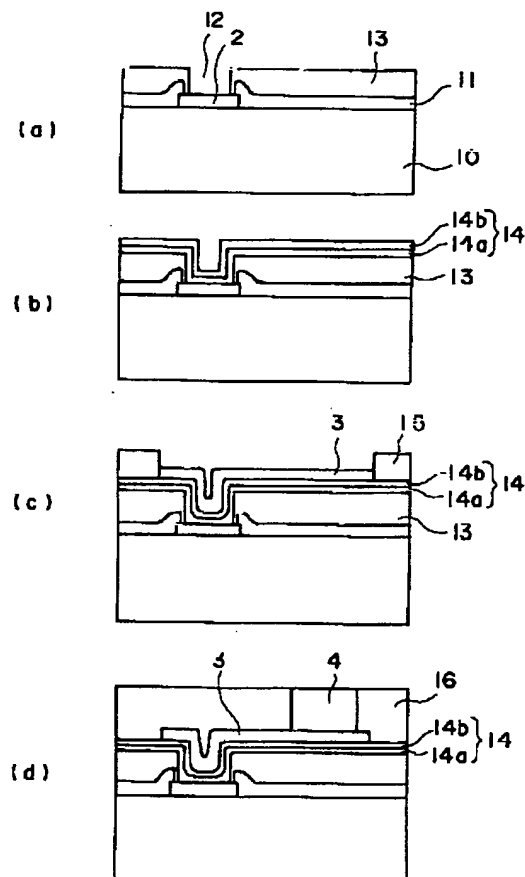
【符号の説明】

- 1 半導体チップ
- 2 電極
- 3 配線
- 4 ポスト
- 5 金属電極
- 22 溝
- 23 封止樹脂
- 24 研磨刃
- 25 研磨刃
- 26 刃

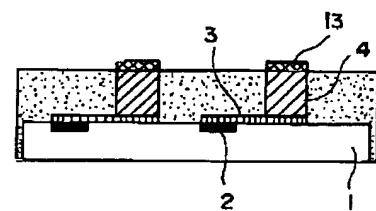
【図1】



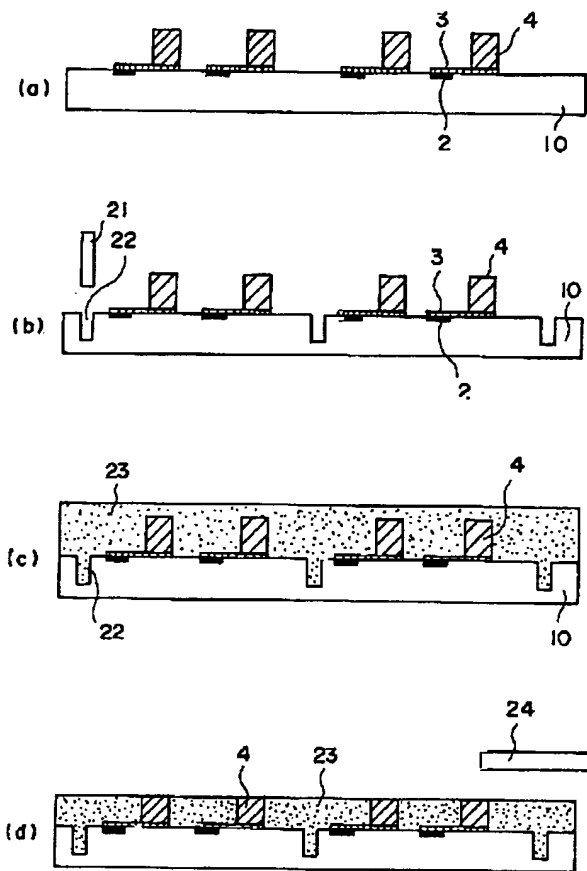
【図2】



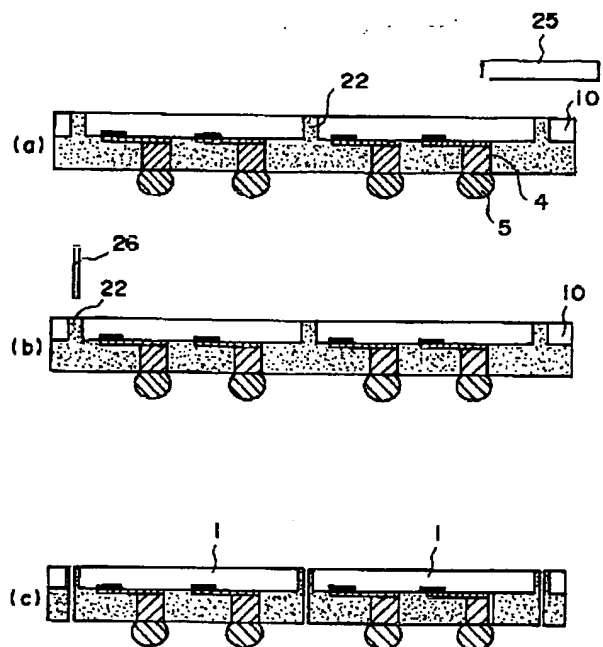
【図6】



【図3】



【図4】



【図5】

